

符合BLE 5.0规范的低功耗SOC芯片

主要特性

● 微控制器

- 32 位高性能 RISC 核心
- 16MHz/32MHz 时钟
- 16KB OTP
- 6KB SRAM

● 外设

- 1 个 UART 接口，硬件支持流控
- 1 个 SPI Master，最大支持 16M
- 6 路 PWM 输出
- 2 个通用定时器
- 1 个实时时钟（RTC）
- 1 个 USB2.0
- 10 位 ADC、1Mbps、4 通道
- 1 个正交解码器（QDEC）
- 数字外设可映射任意 GPIO
- 所有 GPIO 均支持中断
- 集成 WatchDog
- 集成电压检测
- 集成温度传感器
- 集成高精度 32KHz RC 振荡器

● 射频部分

- 低功耗 BLE5.0 规范

- -96dBm 接收灵敏度@1Mbps
- -20dBm ~ +8dBm 的可调输出功率
- 单端 RF 接口

● 2.4G 特性

- 速率：250kbps、500kbps、1Mbps、2Mbps
- 包格式：普通模式、增强模式

● 电源

- 工作电压范围：2V 至 5V
- 芯片支持 5V 供电（直接接锂电池）
- MCU 休眠电流：
2.0uA（32KHz on、RAM on）
- 接收电流：18mA
- 发送电流：20mA @ +0dBm

● 温度范围

- -40°C~105°C

● 封装

- QFN16

● 工具和开发环境

- Keil 编译器
- JLINK

芯片介绍

WS8020S是一颗高性能、低成本的无线收发SoC芯片，射频工作在2.400~2.480GHz通用ISM频段，片上集成匹配网络、发射机、接收机、频率综合器、GFSK调制解调器和低功耗MCU系统，芯片外围器件达到业界最简。集成高性能MCU，大容量OTP可编程空间。

1 管脚描述

1.1 管脚图

WS8020S分别采用QFN16形式封装，管脚定义如下图所示。

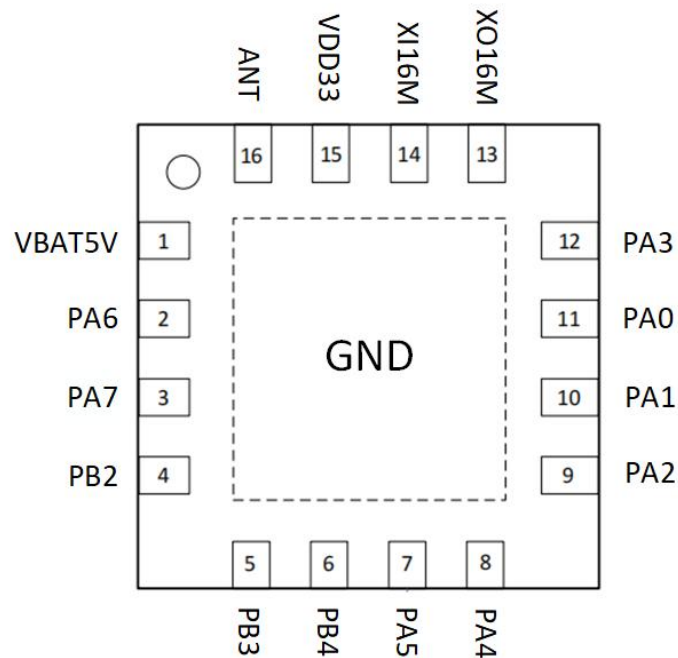


图 1 QFN16 封装脚位图

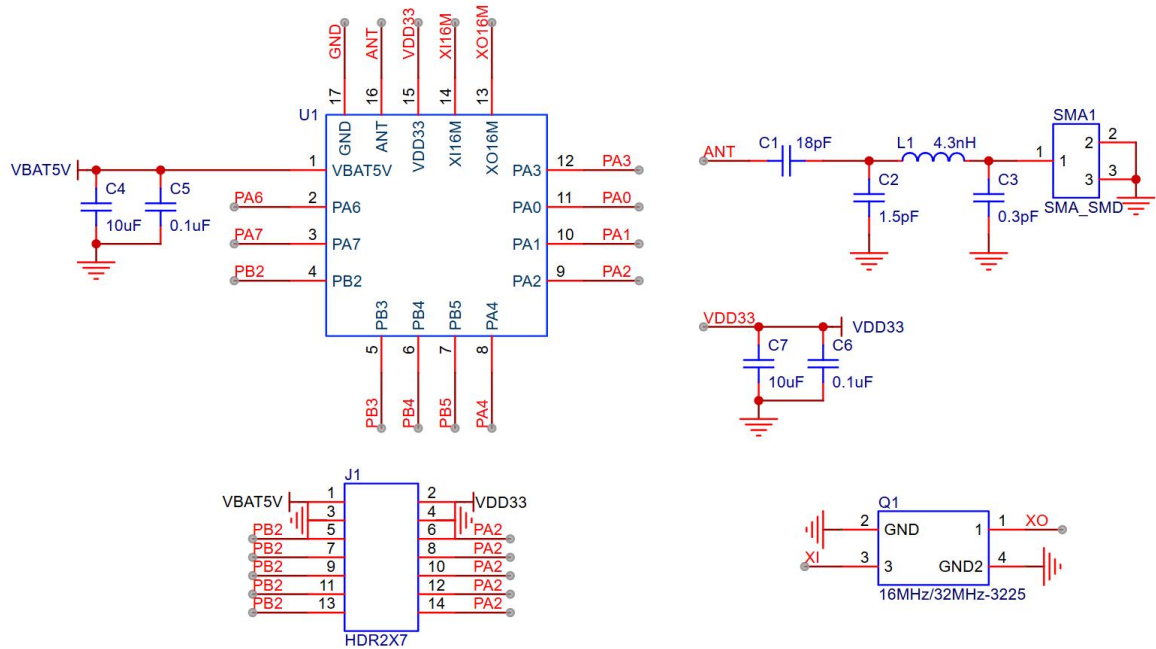
1.2 管脚描述

SOP16	PIN name	PIN TYPE	PIN DESCRIPTIONS
1	VBAT5V	Power	5V电源输入
2	PA6	Digital I/O	GPIO
3	PA7	Digital I/O	GPIO
4	PB2	Digital I/O	GPIO
5	PB3	Digital I/O	GPIO
6	PB4	Digital I/O	GPIO
7	PB5	Digital I/O	GPIO, 烧录串口TX/JLINK TMS
8	PA4	Analog&Digital IO	GPIO
9	PA2	Analog&Digital IO	GPIO
10	PA1	Analog&Digital IO	GPIO
11	PA0	Analog&Digital IO	GPIO
12	PA3	Analog&Digital IO	GPIO, 烧录串口RX
13	XO	Analog pin	16MHz/32MHz晶振输出
14	XI	Analog pin	16MHz/32MHz晶振输入
15	VDD33	Power	2V-3.6V电源输入
16	ANT	Analog pin	射频信号输入/输出
17	GND	CND	芯片底部

表1 QFN16管脚定义

2 电路参考设计图

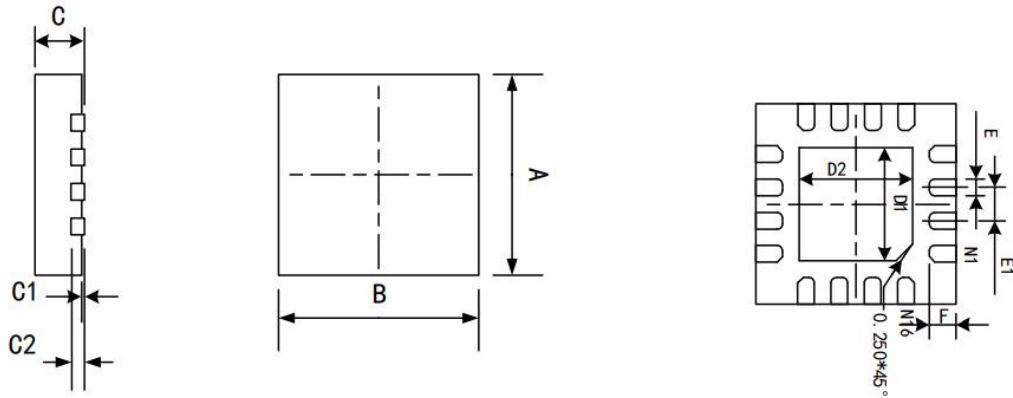
2.1 QFN16原理图设计



3 订货型号

型号	Sram btyes	OTP btyes	E2PROM	封装
WS8020SP16EQ16	6K	16K	无	QFN16

4 封装



标注 \ 尺寸	最小	最大	标注 \ 尺寸	最小	最大
A	3.0±0.1		D1	1.70TYP	
B	3.0±0.1		D2	1.70TYP	
C	0.70	0.80	E	0.250TYP	
C1	0~0.050		E1	0.500TYP	
C2	0.203TYP		F	0.400TYP	